



PATENT ABSTRACTS OF JAPAN

(11) Publication number: 08080301 A

(43) Date of publication of application: 26.03.1996

(51) Int. Cl. A61B 8/00
G01N 29/04(21) Application number: 63274340
(22) Date of filing: 28.10.1988
(30) Priority: 30.10.1987 US 87 115689(71) Applicant: HEWLETT PACKARD CO <HP>
(72) Inventor: RESPAUT JAMES E

(54) CONVERTER SYSTEM

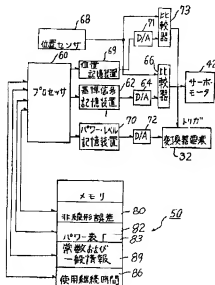
(57) Abstract:

PURPOSE: To accurately position a converter element and to unify the scanning rate of the element by controlling the scanning of the converter element corresponding to the output of comparison means and correcting a reference signal for unifying the scanning rate on the basis of stored error correction information.

CONSTITUTION: In a converter system, a processor 60 as compensation means for performing the compensation of error in the scanning of converter element 32 stores the error correction information in a memory device 50 which is mounted integrally to the converter element 32. Further, the processor 60 generates a reference signal of a servomotor 42 to control the converter element 32, and the position of the converter element detected by a position sensor 68 at a predetermined point of time is compared with the reference signal at a corresponding point of time by a comparator 66. Then, the processor 60 controls the scanning of the converter element 32 corresponding to the output of the comparator 66 with the servomotor 42, and

correcting the reference signal for unifying the scanning rate on the basis of the error correction information stored in the memory device 50.

COPYRIGHT: (C)1996,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-80301

(43) 公開日 平成8年(1996)3月26日

(51) Int. Cl.⁶

A 61 B 8/00

G 01 N 29/04

識別記号

庁内整理番号

F I

技術表示箇所

7638-2 J

V

審査請求 有 請求項の数 1 (全 10 頁)

(21) 出願番号 特願昭63-274340

(22) 出願日 昭和63年(1988)10月28日

(31) 優先権主張番号 1 1 5, 6 8 9

(32) 優先日 1987年10月30日

(33) 優先権主張国 米国 (U S)

(71) 出願人 999999999

ヒューレット・パッカード・カンパニー
アメリカ合衆国カリフォルニア州パロアル
ト ハノーバー・ストリート 3000

(72) 発明者 ジェイムズ・イー・レスポー

アメリカ合衆国ニューハンプシャー州ハン
プステッド ウィールライト・ロード
150

(74) 代理人 弁理士 上野 英夫

(54) 【発明の名称】 変換器システム

(57) 【要約】

電子出願以前の出願であるので

要約・選択図及び出願人の識別番号は存在しない。

【特許請求の範囲】

【請求項1】 サーボ制御により走査される変換器システム。

該変換器システムは走査される変換器要素(32)、走査経路上の該変換器要素の位置を検出する検出手段(44, 46, 68)、該検出手段によって検出された前記位置に基いて前記変換器要素の動きを制御するための手段(42, 66, ...)、前記変換器システムの走査における誤差の相殺をおこなう補償手段を有する。

前記補償手段は、前記誤差の補正情報を記憶するメモリ手段と前記変換器要素に該メモリ手段を集積するための手段を有する。

前記制御するための手段は、前記誤差の補正情報に基いて、前記誤差の相殺をおこなうため自身の出力を変更する。

【発明の詳細な説明】

〈発明の技術分野〉

本発明は変換器に関する所定の情報を格納する集積メモリを備えた変換器に関するもので、特に、変換器の動作に関連して利用し得る、変換器に関する所定の情報を格納する集積メモリを備えた走査超音波変換器に関するものである。

〈従来技術とその問題点〉

変換器、特に超音波変換器は、医学的撮影のような多くの用途に利用されているが、これには高い精度が必要である。特に変換器を医学的撮影に利用するときは、読み取り時の変換器の位置決め誤差は誤診や誤処置を引き起す可能性がある。米国FDAの規格も身体各部位および胎児または幼児のような各種の患者を撮影するのに使用することができる音響パワー出力を限定している。従って、特に2つ以上のクラスで撮影に使用する変換器についてはパワー出力の精密な制御が必要である。

これまでのところ、変換器の位置を所定の精

度レベルに制御するには製造工程において高い公差を維持し、これら公差に一致しないユニットを慎重に試験し、手で調節することによって行われて来た。たとえば、機械走査式変換器は典型的には位置センサを備え、その出力を基準信号と比較し、比較器からの誤差出力を利用して変換器をその走査経路を通じ動かすサーボモータを制御している。位置検知装置の非線形性のため位置の読み取りに誤りを生じることがあり、変換器の挿入速度にわずかな変動を生ずることもある。装置の製造工程や手調節で非常な注意と経費を払っても、位置検知機構からすべ

ての非線形性を除去することは不可能である。その結果、このような変換器は比較的高価であり、しかも理想的動作を行うには程遠い。同様に、個々の変換器要素の出力特性は加える入力に伴いわずかに変動することがあり、製造公差を高くしても、異なる種類のサービスに対して必要な音響出力を発生する変換器を提供するのが困難になっている。この場合も、比較的高

10 費用を払っても、理想的結果を得るには程遠い。

米国FDA規制などのため、あるいは他の理由から、或る変換器は或る種類のサービスには不適であるから、このような変換器をそのような種類のサービスに使用するのに禁止する手段を提供するのが望ましい。現存する変換器には一般にこのような能力は無い。

現行の変換器に関する他の問題は各変換器に各種数値その他のパラメータ値があり、システムが変換器を正しく制御し、それから得られる結果を正しく解釈するためには、それらの値が変換器を利用するシステムにわたって一致しなければならないということである。これまで、変換器を利用するシステムはシステムで利用する各種類の変換器についての代表的な値を格納し、所定の時刻にシステムで使用している変換器の種類を識別して適切な値を選択しなければならなかった。使用中の変換器の種類に関するこの情報は手作業で入力するか変換器と共に組込

30 まれている簡単なデータ格納素子から読取ることができる。

この手順には非常に多くの制限がある。第1に、格納されている各種数値その他の値が所定の変換器の種類に対して実質上一様であっても、その種類の各個の変換器の間ではこれらの値が実質上変動している。従って、格納されている値が一つの種類のすべての変換器に利用できるとしても、所定の時刻に利用している特定の変換器に対する正確な値は存在しない。使用中の変換器に対する平均格納値と実際の値との差から或る用途では誤り出力が発生する可能性がある。

更に、超音波システムを使用している多年の間に、新しい種類の変換器が利用できるようになるが、これに対するパラメータは最初システムに格納されていない。このためシステムの再プログラミングが必要になるが、これには変換器またはシステムで使用するために供給されている一群の変換器が新しくなるごとにファー

ムウェアがソフトウェアかの変更が必要になる。従って、変換器を使用するシステムの適正な更新のためには、新変換器の更新に伴い、ソフトウェアや文書あるいはその双方をそろえる必要がある。

現存する変換器に伴う別の問題となる可能性のあるものは、変換器の使用に關していやしくも何等かの記録がある限り、このような記録を通常人手で維持することである。所定のシステムに使用される変換器は用途が変れば変わるから、所定の変換器が実際に使用された期間を確認するのは困難あるいは不可能である。従って、所定の変換器について実際の使用時間数の記録は通常存在しない。このような情報は変換器を何時交換しなければならないか決めるとき、予防保全を行わなければならないとき、あるいは他のサービスあるいは関連目的に役立つことがある。このような情報はまたは変換器あるいは一群の変換器に関するサービスの沿革を明らかにすることが、これは各種目的に使用

することが出来るであろう。

最後に、現行の機構には超音波あるいは他の変換器システムに、所定の変換器に対する、その形式、モデル番号、一連番号、および周波数、最大走査角、焦点距離などのような各種の公表上および実際の特性のような動作パラメータの完全な範囲について知らせるものは存在しない。

〈発明の目的〉

従って、変換器システムに使用して位置精度、一様な走査レート、および変換器要素からの適正な出力を確保すると同時に変換器の製造公差を減らす比較的簡単に廉価な機構を提供するのが本発明の目的である。

本発明の一層特定の目的の1つは位置検知機構の非線形性を補償して、変換器要素を正確に位置決めすると共に要素の走査レートを一樣にすることができる超音波変換器システムを提供することである。

本発明の他の目的は変換器システムにシステ

ムの再プログラミングを必要とすることなくシステムに使用している変換器の動作特性や常数に関する正確な情報を供給する機構を提供することである。

本発明の更に他の目的は変換器要素の年令、変換器の実際の使用期間、各種クラスのサービスに使用する期間、最後の保守以来の使用期間

などのような事項の追跡情報を確保する簡単な機構を提供することである。

〈発明の概要〉

本発明によればサーボ制御走査変換器システムに使用する変換器要素の走査の誤差を補償する機構を提供される。この機構は誤差の補正情報を格納するメモリ手段と、メモリ手段を変換器要素と一体に取付ける手段を備えている。メモリ手段に格納されている補正情報は変換器要素走査制御機構からの出力を修正して誤差を補正するのに使用される。更に詳細には、メモリ手段は変換器のサーボ制御の一部として使用される位置検知機構の非線形誤差測定値を格納す

ることができる。メモリ手段に格納された誤差情報は位置表に格納されている位置を修正するのに使用することができる。この表は変換器が読取りその他の動作を行う点を制御するのに使用することができる。たとえば、この表は超音波線を生ずる点を制御することができる。格納された誤差情報は変換器要素のサーボ動作を制御するのに使用される基準信号を修正し、このような要素の走査レートを実質上一樣にするのに使用することができる。

好ましくは、メモリ手段は変換器要素と一体に取付けられる。好ましい実施例の場合、変換器要素は変換器システムの残りに接続するコネクタにケーブルを介して接続されるヘッドに取付けられている。メモリ手段はコネクタに取付けられている。

メモリ手段は所定の状態に対して変換器要素からの、出力信号パワーのような、所定の出力信号特性の指示を格納することもでき、システムはメモリ手段に格納されている出力信号特性

を利用して変換器要素からの所定の出力信号特性を制御する手段を備えている。メモリ手段は使用分野指示を格納することもでき、システムは使用分野制御指示に応じて変換器の使用分野を限定する手段を備えている。

メモリ手段は少くとも選択的に消去可能であり、メモリ手段にたとえば変換器のサービスの接続時間のような変換器要素の動作に関する所定の情報を格納する手段を設けることができる。たとえば、各種動作常数のような、変換器に関する他の各種の所定の情報も変換器要素と共に取付けられているメモリ手段に格納することができる。

〈発明の詳細な説明〉

第1図は本発明を利用する機械走査式超音波

変換器システムの概略図である。該変換器システムは変換器のヘッド10、ヘッド10からコネクタ16のプラグ14へ導くケーブル12、およびコネクタ16のソケット22に接続するシステム回路18を備えている。ヘッド10は主体すなわちケー

シング24を備えており、その上に透明カバー26が固定されている。図では、透明カバー26はねじ接合28により本体24に固定して示してある。透明カバー26の内部に形成されている封止空間30には通常撮影される物体の音響インピーダンスと実質上整合した音響インピーダンスを持っている音響結合流体が詰められている。

空間30の内部に、超音波音響信号を交互に発信、受信するようになっている変換器要素32が取付けられている。変換器要素32はベース34に取付けられているが、このベース34は軸36の周りに回転可能に固定されている空洞に取付けられている。ばね、電線またはコード38のような可撓性部材は一端がベース34に取付けられたプーリー40の周りに巻かれ、プーリーに取付けられている。部材38の他端はケーシング24に取付けられたサーボ・モータ42に取付けられている。サーボ・モータ42の運動は部材38に伝えられ、ベース34とこれに取付けられている変換器要素32を一方に回転させ、これら要素の他方向への

戻りを制御する。

ペーンまたはフィン44はベース34の下側に取付けられており、ペーンは一方の側が他の側より広く、幅（半径）は所定の仕方（たとえば、渦巻の断面のような）二つの端の間で変化する。ペーン44はトロイダル・インダクタ46のスロットを通して移動し、そのインダクタンスに所定の変化を生じ、これは変換器要素32の角位置の関数として変化する。理想的には、トロイダル・インダクタ46のインダクタンスは変換器要素の角位置に伴って直線的に変化する。しかしながら、先に説明したとおり、この目的は容易には達成できず、トロイダル・インダクタからの出力は従って一般に、少なくとも或る程度は、非線形である。

コネクタのプラグ14に設置されてメモリ（記憶）装置50がある。これは半固定記憶装置（PROM）としてもよいが、好ましくは消去可能PROM（EPROM）である。好ましい実施例では、メモリ装置50は電氣的消去可能P

ROM（EEPROM）である。EEPROMはデジタル的にアドレスし、ランダム・アク

セス記憶装置と同様にアクセスすることができ、そのメモリ位置のどこかまたは全部で情報を消去し、再書き込みすることができる。メモリ50はたとえばピン52よりシステム回路18に電氣的に接続される。

第2図は本発明のシステムの概略ブロック図である。システム回路18の一部としてプロセッサ60が設けられており、これは、一層簡単な用途に対しては、標準マイクロプロセッサとすることができる。一層複雑な用途に対しては、プロセッサ60はマイクロコンピュータとすることができる。プロセッサ60は今後更に詳細に説明する一定の情報をメモリ装置50から受取り、このような情報をこれに加えられる他の情報と関連して利用し、とりわけ、変換器要素32の走査および出力パワーを制御する。特に、プロセッサ60はサーボモータ42の制御に使用される基準信号を発生し、このような信号のデジタル表

現を基準信号格納装置62に格納する。この情報は定期的に読出され、デジタル・アナログ変換器64を通して比較器66に1入力として加えられる。比較器66の他の入力は位置センサ68からの出力である。位置センサ68はインダクタ46とペーン44とを備えており、出力はインダクタ46からのものである。比較器66は、たとえば、システム回路18の一部とすることができるが、その出力は変換器要素32の実際の位置とこの要素の所望の回転位置との差に比例する電圧である。この信号はサーボモータ42を制御するために加えられる。各要素62〜68と42とは標準的な方法で動作し、変換器要素32を軸36の周りに或る周波数であるいは基準信号格納装置62に格納されている基準信号に従って前後に揺り動かす。

同様に、プロセッサ60は位置センサ68からの電圧値の表を発生し、位置記憶装置69に格納する。この電圧値は変換器の、その走査経路内の、読みや他の所要の動作を行なうべき位置に対応する。この情報は定期的に読出され、D/A変換器71を通して比較器73に1入力として加えられる。比較器73の他の入力は位置センサ68からの出力である。比較器73からの出力は変換器要素32をトリガするために加えられる。今後説明するものを除き、このトリガ回路の性質と動作とは従来どおりである。

プロセッサ60は変換器要素32からのパワー・レベル出力を求め、所定のパワー・レベルのデジタル表示をパワー・レベル記憶装置70に格納する。パワー・レベル記憶装置70からの出力

はデジタル・アナログ(D/A)変換器72を通して、変換器要素32からのパワー・レベル出力を制御するのに用いられる。

メモリ50は多数の異なる記憶領域を備えることができる。各記憶領域からプロセッサ60まで別々の線が接続されているように示してあるが、メモリ装置50はプロセッサからアクセスされ、そのすべての領域からの出力が共通の出力母線を通して加えられることを理解すべきである。例示の目的で、メモリ装置50は位置センサ68の

非線形誤差に関する情報を格納する領域80、変換器要素32のパワー出力を制御するのに使用するパワー表を格納する領域82、および変換器の形式、モデル番号、一連番号、公表動作周波数および実際測定動作周波数、公表焦点距離および実際の焦点距離などのような変換器に関する一般情報を格納する領域84を備えているように示してある。領域82は変換器が不適当な用途に使用されないようにするために使用することができる。使用分野または使用クラスを制御するバイト83を備えることができる。領域84はまた変換器を動作させ、その結果を解釈することに関連して使用される一定の常数を格納することができる。メモリ50の領域80-84はE E P R O Mに格納することができるが、メモリのこれらの領域内の情報は読取り専用と考えられている。

最後に、メモリ50は、実際の全使用時間、最後の保守からの使用時間、各クラスのサービスに対する使用時間、などのような、変換器の使用継続時間に関する各種情報を格納する領域86

を備えることができる。メモリのこの領域の記憶事項は変換器を使用するとき定期的に消去され、書き直される。その他の各種情報もメモリのこの領域に記録することができる。

動作:

先に示したとおり、理想的には、位置センサ68からの出力は変換器要素32の角度位置の直接線形関数として変化する。これを、たとえば、要素32が第1図に示す中心の右に対向する極限位置からこの図に見える中心の左に対向する極限位置まで反時計回りに60°動く結果としてインダクタンスが減少するにつれて電圧が直線的に増加することを第3図に線100で示す。ただし、位置センサ装置の非線形性のため、位置センサからの実際の出力は事実上たとえば線102で示すように非線形的に変化する。線102は例示の目的のみに示したものであり、非線形性はどんな形をも取ることができることを強調しなけ

ればならない。たとえば、非線形性はすべて一方向である場合があり、実際の曲線は走行経路

の或る部分に対する理想的な曲線をたどることがあり、走行経路に沿うどんな点でも発生するクロスオーバーが一つ以上存在することがある。非線形性の形とは無関係に、もし、たとえば、変換器要素32の移動経路に沿う点A~Iで読み又はその他の動作を取りたいれば、センサ68からの位置表示の非線形性のため走行経路上の正しくない点でこれらの読みが一つ以上取られるから、連続する読みと読みとの間隔が一樣でなくなる。従って、たとえば、プロセッサ60は位置センサ68からの電圧レベルがレベルXであるとき走行経路上の点Cでの読みを発生する。ただし、位置センサからの出力の非線形のため、電圧Xは変換器要素が事実、走行経路上で点Cより幾分早い点C'に來たとき線102の上で達成されることがわかる。走行経路上のこの点で読みを取ると、超音波撮影の結果が最も良しと歪み、最悪では誤差が生ずる。

本発明の教示によれば、ヘッド10、ケーブル12、およびプラグ14から成る変換器の組立ての

最終ステップの一部として、位置センサ68からの実際の出力を走行経路上の所定点、たとえば走行経路を通る回転の1/2°ごとに、測定し、この値の、走行経路上のその点の、線102で表わした所定の値からの実際のあるいは増加偏差をメモリ装置50の領域80に格納する。先に説明したとおり、プロセッサ60は位置センサ68からの、各読みまたは他の所定の処置を取るべき電圧値を含む表を位置表記憶装置69に最初格納する。プラグ14をソケット22にはめると、プロセッサ60はその変換器に対するメモリ50の領域80の内容を読み取り、読みを取るべき走行経路上の各点について格納してある偏差値を使用して記憶装置69の表の中のその点に対する電圧値を修正して読みが実際使用中の変換器に対して走行経路内の精密に正しい位置で発生するようにする。従って、点Cで、偏差(d)が表に格納されている値Xに付加されて、この変換器について、位置Cでの読みが位置センサ68からの出力が電圧(X+d)に等しいときに行われるように

なる。従ってシステムはその動作において非常に線形性のレベルを高く保ちながら公差の低い位置センサを使用することができる。

第2図から、位置センサ68の出力はサーボモータ42の運動を制御するのに利用されるこ

とがわかる。従って、位置センサ68の出力の非線形はサーボ・モータの運動の非線形を生じ、変換器要素32の走査レートを非一様とし、読みその他の処理を取る、点A〜Iのような、点間の間隔を非一様にする。

本発明の教示によれば、上述の問題は記憶装置62に格納されている基準信号をセンサ68からの位置信号の非線形性の基準信号と等しく且つ反対になるように修正することにより処理される。

更に詳細には、第3図を参照して、一方の挿入に対する基準信号の形は、たとえば、第3図の曲線104のようにすることができる。センサ68からの位置信号の非線形性を補償するために、プロセッサ60はメモリ装置50の領域80にあ

る偏差情報を利用して記憶装置62に格納されている基準信号を、たとえば、第3図に示す基準信号106に変更し、比較器66への入力にサーボ・モータ42への一様な駆動信号を生ずるようにする。

先に示したとおり、変換器要素32からの出力オーディオ・パワーはD/A変換器72からの変換器への所定の電圧入力に対して変換器要素32ごとに異なる。各種クラスのサービスに対して変換器からの出力パワーが米国FDA等によりしっかり規制されているため、および患者に危害が加わる可能性が無いようにするため、実際の出力パワーが所定の出力パワーに非常に近く対応することが重要である。従来の変換器はしばしば最適パワー以下で動作させて所定の変換器要素から過剰な出力が出る可能性を回避している。

本発明の教示によれば、所定の変換器に使用されている変換器要素32からの実際のパワー出力は変換器の製造の最終段階すなわち試験にお

いて所定の入力に対して測定され、この情報がパワー表としてその変換に対するメモリ装置50の領域82に格納される。変換器がシステム回路18に接続されると、プロセッサ60は変換器に対するパワー表から情報を自分のメモリに読み込み、その情報を利用して変換器要素32からの所定のパワー・レベル出力に対する適切なパワー・レベル値を記憶装置70に格納する。

特定の変換器を特定の使用モードあるいはサービスクラスに対して設計しない場合は、領域82のバイトを適切にセットすることができる。このバイトはプロセッサ60により検出され、禁止されたサービスクラスに変換器が使用される

のを禁止するためプロセッサにより利用される。たとえば、変換器が胎児の走査に不適当である場合には、バイト83はこのクラスのサービスが禁止されていることを示し、プロセッサ60が適切な場所に格納する。プロセッサがシステムを胎児の走査に使用すべきであると指令を受けると、そのメモリ内のこのバイトの内容をチェック

10 クし、バイトがこのような走査はその変換器に対して許されていないことを示せば、プロセッサは、変換器が交換されるまで、このような走査に対してシステムの使用を禁止する。

メモリ装置50の領域80と82との情報がプロセッサ60のメモリに読込まれると同時に、メモリ84の領域に格納されている一般情報の各種項目や常数もプロセッサ60に読込まれる。これからの値はシステムを動作させるとあるいはその結果を解釈するときプロセッサにより適切に使用される。これらの値はサービスまたは他の目的にも使用することができる。格納され、使用される値は使用中の特定の変換器に対してどんな場合でも正しい値である。更に、この情報は新しい種類の変換器あるいはシステムに使用する実験用変換器の場合でさえも各新しい種類の変換器が市販されたときシステムを再プログラムする必要なしにシステムに利用することができる。従って、新しい形式の変換器を導入するのははるかに迅速且つ容易になる。

30 最後に、メモリの領域86は変換器の動作に関する所定の情報を格納するようになっている。メモリ装置50のこの領域は最初は完全に空白である場合があるが、この領域に最初に格納される情報はプロセッサ60のメモリの適切な領域に読込まれる。この情報はプロセッサにより変換器の動作を反映するように更新され、領域86の適切な位置に定期的に書込まれる。たとえば、プロセッサ60は変換器の使用持続時間の積算を保持しており、この積算値の現在の値を各活動の終りに、または他の所定の時に領域86の適切な場所に読込むことができる。いずれにしても、このような情報はユニットをオフにする前にメモリ装置50に読込まれるので、コネクタ16を開き、これにより変換器がシステム回路18から切離されたとき、メモリ装置50の領域86が変換器の動作や使用に関する現在の情報を含んでいることを確認することができる。

上述の説明では、本発明を機械走査式超音波変換器に関連して使用されるものと示して示した

が、本発明の原理は走査位置あるいは出力の精度が必要で位置決めあるいは出力がユニットごとに変化するフェーズ・アレイ超音波変換器または他の変換器にも利用することができることは明らかである。また本発明の原理は変換器の動作または使用の或る局面の積算を保持する必要がある場合の変換器の用途にも使用することができる。

更に、好ましい実施例では、メモリ50はコネクタ16のプラグ14に設置して示したが、メモリ装置50はヘッド10、ケーブル12、およびプラグ14から成る変換器アセンブリの適切などんな場所にも設置できることが明らかである。場所を選定する要因は利用可能スペース、接続を行う能力、および接続の長さである。従って、メモリ装置は変換器要素32に組込んで取付けなければならないが、それを設置する変換器アセンブリ内の精密な位置は重大ではない。

その他、メモリ装置50は好ましい実施の場合領域80-86を備えるものとして示したが、特定

の用途に使用するメモリ装置50はこれらの領域の一つ以上を備えることができるし、あるいは用途に対して必要に応じ異なる情報を格納する一つ以上の領域を備えることができる。

更に、好ましい実施例では補償される誤差はサーボ・モータと共に使用される位置検知装置の非線形性であったが、本発明の教示は、決してこれに限定するものではないがセンサ自身の非線形性などを含む、変換器の運動または走査位置を制御する機構に生ずる測定可能な誤差を

* 補正するのに利用することが明らかである。

同様に、好ましい実施例の場合、制御されるのは変換器要素のパワー出力であるが、本発明の教示は、たとえば、周波数のような変換器出力の或る他の特性または特徴の変換器要素間の変動を補償するのに利用することができる。

従って、本発明について好ましい実施例を参照して上に特に図示説明したが、形態や細部の、前述の、および他の変更は当業者により本発明の精神および範囲から逸脱することなく行

うことができる。

〈発明の効果〉

以上詳述したように、本発明の実施により、変換器要素の製造公差が大きくとも、その位置決めおよび走査レートが精密に制御可能となる。さらに、変換器要素の他のパラメータや、使用時間、適正な動作クラスを出力できるので、精密かつ安全、最適な運用ができるので実用に供して有益である。

【図面の簡単な説明】

第1図は本発明の一実施例の変換器システムの部分切除概略図、第2図は本発明の一実施例の変換器システムの概略ブロック図、第3図は第2図の回路の種々の点における理想および実際の電圧を示す図表である。

10：ヘッド、12：ケーブル、16：コネクタ、24：ケーシング、32：変換器要素、36：軸、40：プーリ、42：サーボ・モータ、44：ベーン、46：トロイダル・インダクタ

*

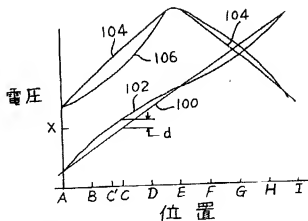
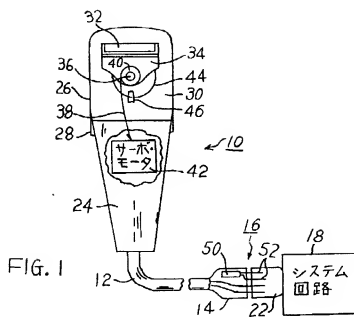
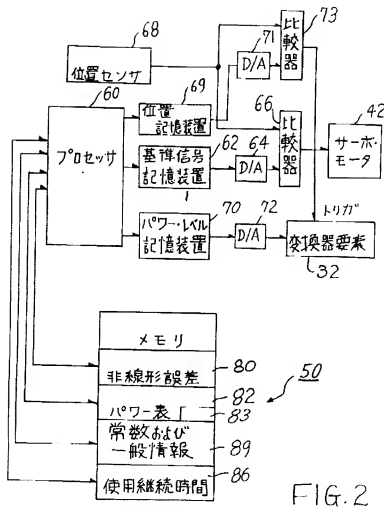


FIG.3





【手続補正書】

【提出日】 平 7. 10. 27

【特許請求の範囲】

【請求項 1】 走査される変換器要素 (32) と、走査経路上の該変換器要素の位置を検出する検出手段 (68) と、該検出手段によって検出された前記位置に基づいて前記変換器要素の動きを制御するための手段 (42) とを有する変換器と、前記変換器要素の走査における誤差の相殺をおこなう補償手段とを備えたシステムにおいて、

前記補償手段は前記誤差の補正情報を記憶するメモリ手段と前記変換器要素に該メモリ手段を一体化して取り付けるための取付け手段とを有し、

前記制御するための手段は基準信号を発生するための

手段と、所定の時点において前記検出手段が検出した前記変換器要素の位置と対応する時点における前記基準信号とを比較するための比較手段と、前記比較手段の出力に応じて前記変換器要素の走査を制御するための駆動手段と、前記メモリ手段に記憶された前記誤差の補正情報に基づいて、前記変換器要素の走査レートを一樣にするため前記基準信号を修正する手段とを有する、

ことを特徴とする変換器システム。

【請求項 2】 前記変換器が走査式超音波変換器であることを特徴とする特許請求の範囲第 1 項記載の変換器システム。

【請求項 3】 前記変換器が前記変換器要素を含むヘッドと、該変換器要素を前記システムに接続するためのコネ

クタと、該ヘッドと該コネクタとを接続するケーブルとを備え、前記取付け手段が前記メモリ手段を前記コネクタ内に設置するための手段を有することを特徴とする特許請求の範囲第 1 項記載の変換器システム。

2 明細書の第 10 頁 14 行目の「発明の詳細な説明」を「実施例の詳細な説明」と補正する。

3 明細書の第 17 頁 9-10 行目の「右に対向する極限位置からのこの図に見える中心の左に対向する」を「右側の極限位置からこの図に見える中心の左側の」と補正する。

4 明細書の第 19 頁 4-5 行目の「線 10 で表わした所定の値からの実際のあるいは増加偏差」を「線 100 で表わされた所望の値からの実あるいは増分偏差」と補正する。

5 明細書の第 20 頁 13-14 行目の「非線形性の基準信号と等しく且つ反対になるように」を「非線形性の修正と等しく且つ反対方向に」と補正する。

6 明細書の第 24 頁 9 行目の「精算」を「積算」と補正する。